

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-61366

(P2003-61366A)

(43) 公開日 平成15年2月28日 (2003.2.28)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テームコード (参考)
H 0 2 M	7/5387	H 0 2 M	7/5387
	1/08		1/08
H 0 3 K	17/695	H 0 2 P	7/06
// H 0 2 P	7/06	H 0 3 K	17/687
			Z 5 H 0 0 7
			A 5 H 5 7 1
			K 5 H 7 4 0
			B 5 J 0 5 5

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願2001-242220 (P2001-242220)

(22) 出願日 平成13年8月9日 (2001.8.9)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 吉富 哲也

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 上島 康之

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74) 代理人 100075258

弁理士 吉田 研二 (外2名)

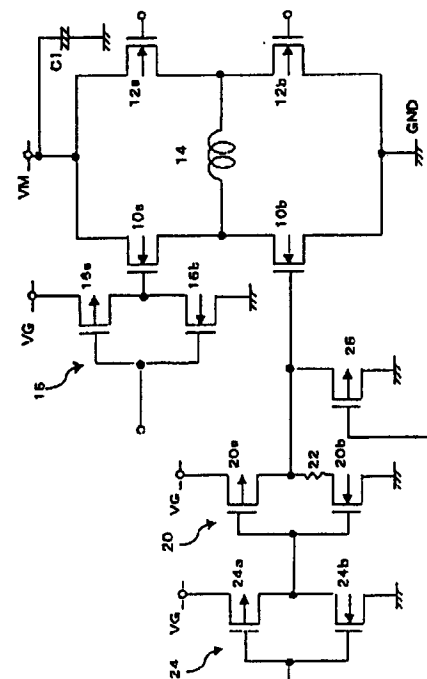
最終頁に続く

(54) 【発明の名称】 モータドライブ回路

(57) 【要約】

【課題】 キックバックを防止しつつ高速のスイッチングを行う。

【解決手段】 シンク側nチャンネルトランジスタ10bのゲートに電荷引き抜き用のpチャンネルトランジスタ26を接続する。トランジスタ10bのドライブ用の信号は2つのインバータ24、20を介し、トランジスタ10bのゲートに供給し、インバータ24の入力信号をトランジスタ26のゲートに供給する。これによって、トランジスタ10bがオフする際にトランジスタ26がオンし、トランジスタ10bのゲートの電圧がオン時の電圧から高速で低下する。また、トランジスタ10bのゲートが実際にオフする電圧になる時点ではトランジスタ26は自動的にオフするため、実際のオフ時の特性は別途調整することができる。



(2)

2

## 【特許請求の範囲】

【請求項1】 電源とグランドの間に直列配置されたソース側とシンク側の2つの出力トランジスタを有し、この2つの出力トランジスタの接続点をモータコイルの一端に接続してモータ駆動電流を制御するモータドライブ回路であって、

前記シンク側出力トランジスタのゲートに他端がグランドに接続された制御トランジスタを接続し、この制御トランジスタを前記シンク側出力トランジスタをオフする信号によってオンするモータドライブ回路。

【請求項2】 電源とグランドの間に直列配置されたソース側とシンク側の2つのnチャンネルトランジスタを有し、この2つのnチャンネルトランジスタの接続点をモータコイルの一端に接続してモータ駆動電流を制御するモータドライブ回路であって、

前記シンク側nチャンネルトランジスタのゲートに他端がグランドに接続されたpチャンネルトランジスタを接続し、このpチャンネルトランジスタを前記シンク側nチャンネルトランジスタをオフする信号によってオンするモータドライブ回路。

【請求項3】 請求項2に記載の回路において、前記電源電圧より高電圧の高電圧電源と、グランドの間に直列配置されたpチャンネルトランジスタとnチャンネルトランジスタからなり、前記シンク側nチャンネルトランジスタのゲートへの制御信号によって駆動されるインバータと、前記シンク側nチャンネルトランジスタのゲートと前記インバータの間に配置された電流調整用の抵抗を有するモータドライブ回路。

【請求項4】 請求項2または3に記載の回路において、

前記pチャンネルトランジスタは、前記シンク側nチャンネルトランジスタがオフする前にオフするモータドライブ回路。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、モータコイルへの駆動電流を制御するモータドライブ回路、特に回路を構成するトランジスタのオンオフ制御に関する。

【0002】

【従来の技術】従来より、カメラにおいて各種の動作に電動モータが利用されている。例えば、通常のカメラでは、シャッター、オートフォーカス（AF）、フィルム、絞りの駆動の他、フィルムの巻き取りにもモータが利用されている。また、手ぶれ防止のためのレンズに移動にアクチュエータを利用する場合もある。このよう

に、デジタルカメラには複数のモータが利用されているが、その用途に応じて、ボイスコイルモータ、ステッピングモータ、サーボモータなどが利用される。

トランジスタが利用され、特にPWM（パルス幅変調）制御が利用される。

【0004】このPWM制御では、そのキャリア周波数を上昇することで、その精度を向上することができ、また周波数を可聴域以上にすることで騒音の発生を防止できる。一方、バイポーラトランジスタでは、高速なオンオフが不可能であるが、トランジスタとして、MOSトランジスタを用いることでトランジスタのオンオフ動作を高速にすることができる。

10 【0005】従って、MOSトランジスタをモータドライブに用いて、このMOSトランジスタをPWM制御することで、高精度かつ高速のモータ駆動制御を達成することができる。

【0006】

【発明が解決しようとする課題】しかし、モータはモータコイルに通電することで駆動され、MOSトランジスタを高速でオンオフすると、その先にあるコイルの通電電流を高速でオンオフすることになる。コイルのような成分についての電流を高速に変化させるとそれに応じたキックバックが生じ、これによってICの出力端子に高電圧が発生するという問題がある。

20 【0007】このためには、MOSトランジスタのスイッチングをなまらせればよい。しかし、スイッチングをなまらせると制御周波数を高くできなくなるだけでなく、それだけ貫通電流が流れる可能性が高くなる。すなわち、モータコイルへは、ソース側トランジスタから電流を供給し、シンク側トランジスタから電流を引き抜く、トランジスタのオンオフをなまらせると、ソース側およびシンク側トランジスタの両方がオンする確率が高くなる。特に、キャリア周波数が高い場合には、キックバックによる高電圧をさけようとする、貫通電流の発生をさけることができなくなる。

30 【0008】本発明は、上記課題に鑑みなされたものであり、貫通電流の発生を防止しつつ、キックバックの影響を効果的に減少することができるモータドライブ回路を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、電源とグランドの間に直列配置されたソース側とシンク側の2つの出力トランジスタを有し、この2つの出力トランジスタの接続点をモータコイルの一端に接続してモータ駆動電流を制御するモータドライブ回路であって、前記シンク側出力トランジスタのゲートに他端がグランドに接続された制御トランジスタを接続し、この制御トランジスタを前記シンク側出力トランジスタをオフする信号によってオンする。

【0010】このように、本発明によれば、シンク側出力トランジスタをオフする際にそのゲートとグランドを

(3)

3

ゲートとグラウンド間の寄生容量に蓄積されている電荷が放電される。

【0011】本発明は、電源とグラウンドの間に直列配置されたソース側とシンク側の2つのnチャンネルトランジスタを有し、この2つのnチャンネルトランジスタの接続点をモータコイルの一端に接続してモータ駆動電流を制御するモータドライブ回路であって、前記シンク側nチャンネルトランジスタのゲートに他端がグラウンドに接続されたpチャンネルトランジスタを接続し、このpチャンネルトランジスタを前記シンク側nチャンネルトランジスタをオフする信号によってオンすることを特徴とする。

【0012】このように、本発明によれば、シンク側nチャンネルトランジスタをオフする際にそのゲートとグラウンドを接続するpチャンネルトランジスタがオンされる。そこで、このpチャンネルトランジスタにより、シンク側nチャンネルトランジスタにゲートとグラウンド間の寄生容量に蓄積されている電荷が放電される。そして、このpチャンネルトランジスタはシンク側nチャンネルトランジスタゲート電位が低くなると自己のゲートとの電位差がなくなりオフされる。そこで、シンク側nチャンネルトランジスタをオフする動作においては、予め設定されたスピードでのオフが行われる。これによって、シンク側nチャンネルトランジスタのオフに伴うキックバックの発生を防止しつつ、高速のオフが達成できる。また、pチャンネルトランジスタによる電荷の引き抜きは高速であるため、シンク側nチャンネルトランジスタのオフに要する時間が電源電圧の変化に依存せず、貫通電流が生じないように制御することが容易となる。

【0013】また、前記電源電圧より高電圧の高電圧電源と、グラウンドの間に直列配置されたPチャンネルトランジスタとnチャンネルトランジスタからなり、前記シンク側nチャンネルトランジスタのゲートへの制御信号によって駆動されるインバータと、前記シンク側nチャンネルトランジスタのゲートと前記インバータの間に配置された電流調整用の抵抗を有することが好適である。

【0014】また、前記pチャンネルトランジスタは、前記シンク側nチャンネルトランジスタがオフする前にオフすることが好適である。

【0015】

【発明の実施の形態】以下、本発明の実施形態について、図面に基づいて説明する。図1は、実施形態に係るモータドライブ回路の構成を示す図である。

【0016】電源VM（例えば、6V）と、グラウンドGNDの間には、ソース側nチャンネルトランジスタ（ソース側トランジスタ）10aと、シンク側nチャンネルトランジスタ（シンク側トランジスタ）10bの直列接続と、ソース側nチャンネルトランジスタ（ソース側ト

4

配置されている。そして、ソース側トランジスタ10aと、シンク側トランジスタ10bの中間点と、ソース側トランジスタ12aと、シンク側トランジスタ12bの中間点との間にモータコイル14が接続されている。

【0017】従って、ソース側トランジスタ10aと、シンク側トランジスタ12bをオンすることでモータコイル14に図における右に向けて電流が流れ、ソース側トランジスタ12aと、シンク側トランジスタ10bをオンすることで、モータコイル14に図における左に向けて電流が流れる。

【0018】この例では、モータはボイスコイルモータであり、1つモータコイル14への通電の制御で被駆動体（例えばマグネット）の移動を制御することができる。特に、本実施形態では、各トランジスタを所定のデューティ比でオンオフするPWM制御を行う。例えば、キャリア周波数は、64kHz程度とし、デューティ比の精度を8ビット（256分割）とする。そして、このようにして、デューティ比を設定した信号によって各トランジスタをオンオフする。

【0019】このボイスコイルモータでは、デューティ比を50%とし、ソース側トランジスタ10aおよびシンク側トランジスタ12bのオンと、ソース側トランジスタ12aおよびシンク側トランジスタ10bのオンを交互に行うことで、被駆動体が停止される。そして、デューティ比をずらすことで被駆動体がデューティ比に応じて移動される。

【0020】ソース側トランジスタ10aのゲートには、インバータ16を介しPWM信号が供給される。なお、ソース側トランジスタ12aのゲートには、ソース側トランジスタ10aのゲートに供給されるPWMドライブ信号と逆相のPWM信号が供給される。

【0021】なお、インバータ16は、電源側のpチャンネルトランジスタ16aとグラウンド側のnチャンネルトランジスタ16bの直列接続からなり、pチャンネルトランジスタ16aが接続される電源は上述の電源VMより電圧が高い電源VGになっている。この電源VGは、nチャンネルトランジスタ10aをオンするために電源VMより3.5V程度高い9.5V程度に設定されている。そして、入力信号のゲートに入力され、pチャンネルトランジスタ16a、nチャンネルトランジスタ16bの中間点からの出力がソース側トランジスタ10aのゲートに供給される。

【0022】シンク側トランジスタ10bのゲートには、抵抗18を介し、インバータ20が接続されている。このインバータ20は、pチャンネルトランジスタ20aとnチャンネルトランジスタ20bとからなり、pチャンネルトランジスタ20は、電源VGに接続されている。そして、中間点とnチャンネルトランジスタ2

(4)

5

ルトランジスタ20aとnチャンネルトランジスタ20bのゲートには、インバータ24の出力が接続されている。このインバータ24も電源VGとグランドの間に配置されたpチャンネルトランジスタ24aと、nチャンネルトランジスタ24bの直列接続からなっており、両トランジスタの接続点が出来、両トランジスタのゲートにPWMドライブ信号が供給される。

【0024】そして、インバータ20の出力には、他端がグランドに接続された引き抜き用pチャンネルトランジスタ（引き抜き用トランジスタ）26が接続されてお  
10 り、この引き抜き用トランジスタ26のゲートには、インバータ24への入力に供給されるPWM信号が供給されている。

【0025】なお、図示は省略したが、ソース側トランジスタ12aのゲートには、インバータ16と同様の回路が接続され、シンク側トランジスタ12bのゲートには、インバータ20、24およびトランジスタ26と同様の回路が接続されている。

【0026】次に、本実施形態の回路の動作について説明する。まず、デジタルカメラの全体動作を制御するための制御装置（例えば、CPU）から、ボイスコイルの  
20 動作を決定する信号が出力される。CPUがPWMの出力ポートを有していれば、ここからPWM信号（第1および第2PWM信号）が出力される。このPWM信号のデューティ比は、CPUが各種信号に基づいて決定する。

【0027】第1PWM信号は、インバータ16を介し、トランジスタ10aのゲートに供給されるとともに、インバータ24、20を介し、トランジスタ10b  
30 のゲートに供給される。従って、トランジスタ10a、10bは逆相で駆動される。

【0028】ここで、トランジスタ10bを急激にオフすると、モータコイル14に流れる電流が遮断されることに伴い、いわゆるキックバックが生じ、モータコイル14の端部（トランジスタ10a、10bの間接点）の電圧が上昇する。そして、このトランジスタ10aに並列して形成される寄生ダイオードにより電源VMが上昇し、各種部材へ耐圧以上の電圧が印加される可能性がある。

【0029】もちろん、VM端子の直近には、回生用コンデンサC1を配しているが、キックバックエネルギーが強い場合には、VMの上昇が発生することがある。

【0030】そこで、本実施形態では、抵抗22を有しており、これによってトランジスタ10bのゲート電位の変化を調整している。すなわち、トランジスタ10bのゲートには、グランドとの間に寄生容量が形成されている。トランジスタ10bのオン状態ではゲートは電源  
40 電圧VGで上昇され、この電圧によって寄生容量

6

電位が下降する場合の程度は、抵抗22の大きさにより調整が可能である。そこで、抵抗22の大きさの調整によって、トランジスタ10bのオンからオフへの切り替わりのスピードを適切なものに設定し、上述のキックバックの悪影響を防止することができる。

【0031】しかし、上述のように、トランジスタ10bのゲート電位は、電源電圧VGに間で上昇されている。従って、この電源電圧VG（例えば、9.5V）からトランジスタ10bがオフするまでの電圧Ve（しき  
い値）まで下がるのに、かなりの時間がかかってしま  
う。すなわち、図2に破線で示すように、電源電圧VGから10bをオフするまでにかかりに時間がかかる。

【0032】一方、トランジスタ10bは、ゲート電圧が3V程度以下になった場合に初めてオフ状態になりはじめる。従って、トランジスタ10bをゆっくりオフして、キックバックを減少するためには、3.5Vからゆ  
っくりオフすればよい。

【0033】本実施形態では、トランジスタ26を有している。そして、このトランジスタ26のゲートには、第1PWM信号がそのまま供給されている。そこで、トランジスタ10bをオンするときには、トランジスタ26はオフであるが、トランジスタ10bをオフするため  
20 に第1PWM信号がLになったときに、すぐにオンになる。これによって、トランジスタ10bのゲートからトランジスタ26を介し、グランドに電流が流れ、トランジスタ10bのゲートは速やかに低下していく。そして、トランジスタ10bのゲート電位が4V程度以下になると、トランジスタ26のゲートとドレインの電位差が十分でなくなり、トランジスタ26はオフとなる。

【0034】従って、図2に実線で示すように、トランジスタ10bのオフの際に当初はトランジスタ26のオンにより高速にトランジスタ10bのゲート電位が下がり、実際にトランジスタ10bがオフになる時には、抵抗22の機能によって設定された速度で電流が流れオフ  
30 される。

【0035】また、本実施例の構成では、トランジスタ10bのゲート電位が4Vまで低下する時間は非常に短時間であり、その後のオフ時間は一定である。従って、電源電圧VGが変動してもトランジスタ10bをオフする  
40 のに必要な時間は常にほぼ一定に維持できる。

【0036】トランジスタ26がないと、トランジスタ10bのゲート電圧が4Vになるまでの時間が電源電圧VGの影響を大きく受け、従ってトランジスタ10bのオフ時間が電源電圧VGの変動によって変動してしまい、各種処理にこの変動を考慮しなければならなかった。しかし、本実施形態によれば、このような問題が解消できる。よって、ゆるやかにMOSトランジスタをオフできるため、過剰なキックアップ電圧の発生を抑え

(5)

7

0 bを完全に逆相の信号で駆動すると説明したが、これではトランジスタ10 bのオフ時間において貫通電流が発生する。そこで、ソース側トランジスタ10 aのゲートへのPWM信号にはオフ時間に対応した遅延を加え、かつトランジスタ10 bがオンするときにはトランジスタ10 aがオフするような回路を追加することが好適である。遅延回路は、例えば適当数のインバータの直列接続で構成できる。また、インバータ16への入力信号をオアゲートを介し入力するようにし、このオアゲートの他の入力端にトランジスタ10 bのゲートを接続すること

10  
15  
20  
25  
30  
35  
40  
45  
50  
55  
60  
65  
70  
75  
80  
85  
90  
95  
100  
105  
110  
115  
120  
125  
130  
135  
140  
145  
150  
155  
160  
165  
170  
175  
180  
185  
190  
195  
200  
205  
210  
215  
220  
225  
230  
235  
240  
245  
250  
255  
260  
265  
270  
275  
280  
285  
290  
295  
300  
305  
310  
315  
320  
325  
330  
335  
340  
345  
350  
355  
360  
365  
370  
375  
380  
385  
390  
395  
400  
405  
410  
415  
420  
425  
430  
435  
440  
445  
450  
455  
460  
465  
470  
475  
480  
485  
490  
495  
500  
505  
510  
515  
520  
525  
530  
535  
540  
545  
550  
555  
560  
565  
570  
575  
580  
585  
590  
595  
600  
605  
610  
615  
620  
625  
630  
635  
640  
645  
650  
655  
660  
665  
670  
675  
680  
685  
690  
695  
700  
705  
710  
715  
720  
725  
730  
735  
740  
745  
750  
755  
760  
765  
770  
775  
780  
785  
790  
795  
800  
805  
810  
815  
820  
825  
830  
835  
840  
845  
850  
855  
860  
865  
870  
875  
880  
885  
890  
895  
900  
905  
910  
915  
920  
925  
930  
935  
940  
945  
950  
955  
960  
965  
970  
975  
980  
985  
990  
995

は、トランジスタ10 aがオンされないように構成できる。

【0038】上述の説明では、トランジスタ10 a、10 bについてのみ記載したが、トランジスタ12 a、12 bについても同様である。

【0039】さらに、上述の例では、ボイスコイルモータについて説明したが、ステッピングモータや、ブラシ付きDCモータなどにおいても、同様に適用することができる。この場合には、コイル数が増加し、それに対応してソース側トランジスタおよびシンク側トランジスタの数が増加する。

【0040】また、上記例では、ソース側トランジスタ10 a、12 aについては、引き抜き用のトランジスタ26を設けなかったが、シンク側トランジスタ10 b、12 bと同様のドライブ回路構成として、引き抜き用のトランジスタを設けてもよい。

8

【0041】

【発明の効果】以上説明したように、本発明によれば、シンク側nチャンネルトランジスタをオフする際にそのゲートとグラウンドを接続するpチャンネルトランジスタがオンされる。そこで、このpチャンネルトランジスタにより、シンク側nチャンネルトランジスタにゲートとグラウンド間の寄生容量に蓄積されている電荷が引き抜かれる。そして、このpチャンネルトランジスタはシンク側nチャンネルトランジスタゲート電位が低くなると自己のゲートとの電位差がなくなりオフされる。そこで、シンク側nチャンネルトランジスタをオフする動作においては、予め設定されたスピードでのオフが行われる。これによって、シンク側nチャンネルトランジスタのオフに伴う過剰なキックバックの発生を防止しつつ、高速のオフが達成できる。また、pチャンネルトランジスタによる電荷の引き抜きは高速であるため、シンク側nチャンネルトランジスタのオフに要する時間が電源電圧の変化に依存せず、貫通電流が生じないように制御することが容易となる。

【図面の簡単な説明】

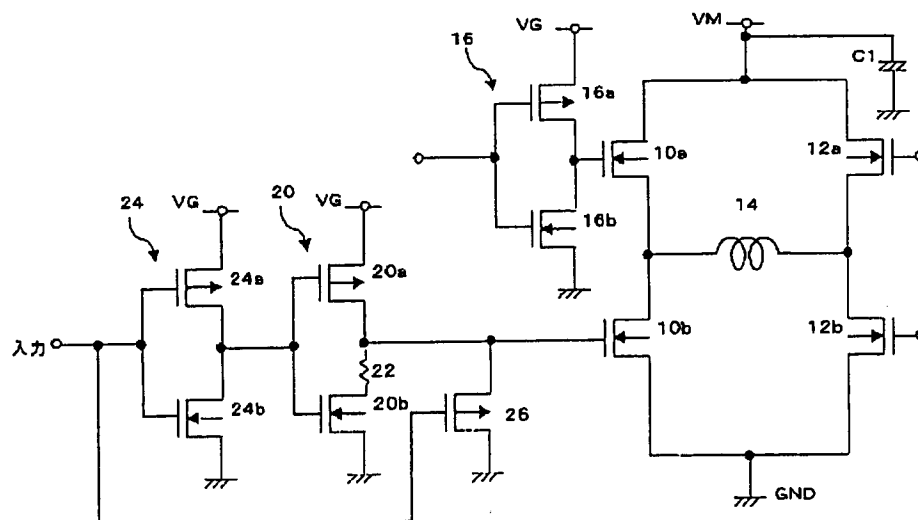
【図1】 実施形態の構成を示す図である。

【図2】 シンク側nチャンネルトランジスタのオフ時のゲート電位の変化を示す図である。

【符号の説明】

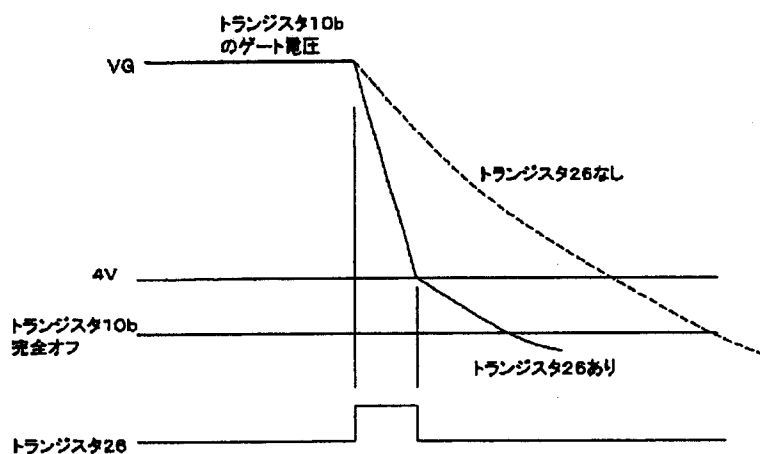
10, 12, 26 トランジスタ、14 モータコイル、18, 22 抵抗、16, 20, 24 インバータ。

【図1】



(6)

【図2】



フロントページの続き

Fターム(参考) 5H007 AA03 AA17 BB06 BB11 CA02  
 CB05 CC03 EA02 FA09 FA13  
 5H571 AA12 AA20 BB07 CC02 DD01  
 EE02 HA09 HB01 HD02 MM03  
 5H740 AA04 BA12 BB05 BB08 BB10  
 JA01 JB01 KX01  
 5J055 AX02 AX27 BX16 CX20 DX12  
 DX72 EX07 EY01 EY05 EY21  
 EZ23 FX18 GX01 GX06

[JP,2003-061366,A]

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the on-off control of the transistor which constitutes the motor drive circuit which controls the drive current to a motor coil, especially a circuit.

[0002]

[Description of the Prior Art] Conventionally, the electric motor is used for various kinds of actuation in the camera. For example, the motor is used also for rolling up of a film besides the drive of a shutter, an automatic focus (AF), a film, and a diaphragm with the usual camera. Moreover, an actuator may be used for the lens for blurring prevention at migration. Thus, although two or more motors are used for the digital camera, according to the application, a voice coil motor, a stepping motor, an ultrasonic motor, etc. are used.

[0003] Moreover, although these motors control the supply current to a motor and that actuation is controlled, a transistor is used for this control and especially PWM (Pulse Density Modulation) control is used for it.

[0004] By this PWM control, generating of the noise can be prevented by being able to improve that precision and carrying out a frequency by going up that carrier frequency, more than a audio range. On the other hand, by the bipolar transistor, although high-speed turning on and off is impossible, on-off control action of a transistor can be made into a high speed by using an MOS transistor as a transistor.

[0005] Therefore, an MOS transistor can be used for Motor Driver and highly precise and high-speed motorised control can be attained by carrying out PWM control of this MOS transistor.

[0006]

[Problem(s) to be Solved by the Invention] However, when a motor is driven by energizing in a motor coil and an MOS transistor is turned on and off at high speed, the energization current of the coil which exists previously will be turned on and off at high speed. If the current about an L component like a coil is changed to a high speed, the kickback according to it will arise, and there is a problem that the high voltage occurs in the output terminal of IC by this.

[0007] What is necessary is for that just to dull switching of an MOS transistor. However, if switching is dulled, not only stopping being able to make control frequency high but possibility that a penetration current will flow so much will become high. That is, to a motor coil, a current is supplied from a source side transistor, and if turning on and off of a transistor which draws out a current from a sink side transistor is dulled, the probability which both a source side and a sink side transistor turn on will become high. When a carrier frequency is high and it is going to avoid the high voltage by the kickback especially, it becomes impossible to avoid generating of a penetration current.

[0008] It aims at offering the motor drive circuit which can decrease in number the effect of a

kickback effectively, this invention being made in view of the above-mentioned technical problem, and preventing generating of a penetration current.

[0009]

[Means for Solving the Problem] This invention is the motor drive circuit which has two output transistors, the source side by which serial arrangement was carried out between the power source and the gland, and a sink side, connects the node of these two output transistors to the end of a motor coil, and controls a motorised current, connects the control transistor by which the other end was connected to the gate of said sink side output transistor in a gland, and turns on this control transistor with the signal which turns off said sink side output transistor.

[0010] Thus, according to this invention, in case a sink side output transistor is turned off, the control transistor which connects the gate and gland is turned on. Then, the charge accumulated in the sink side output transistor at the parasitic capacitance between the gate and a gland discharges with this control transistor.

[0011] This invention has two n channel transistors, the source side by which serial arrangement was carried out between the power source and the gland, and a sink side. It is the motor drive circuit which connects the node of these two n channel transistors to the end of a motor coil, and controls a motorised current. The p channel transistor by which the other end was connected to the gate of said sink side n channel transistor in the gland is connected, and it is characterized by turning on this p channel transistor with the signal which turns off said sink side n channel transistor.

[0012] Thus, according to this invention, in case a sink side n channel transistor is turned off, the p channel transistor which connects the gate and gland is turned on. Then, the charge accumulated in the sink side n channel transistor at the parasitic capacitance between the gate and a gland discharges with this p channel transistor. And the potential difference with the self gate is lost and this p channel transistor is turned off, when sink side n channel transistor gate potential becomes low. Then, OFF by the speed set up beforehand is performed in the actuation which turns off a sink side n channel transistor. High-speed OFF can be attained preventing generating of the kickback by which it is accompanied off [ a sink side n channel transistor ] by this. Moreover, since the drawing of a charge with a p channel transistor is high-speed, the time amount required off [ a sink side n channel transistor ] is not dependent on change of supply voltage, and controlling so that a penetration current does not arise becomes easy.

[0013] Moreover, it is more suitable than said supply voltage to have the resistance for current adjustment arranged between the high-voltage power source of the high voltage, the inverter which consists of the P channel transistor and n channel transistor by which serial arrangement was carried out between glands, and is driven with the control signal to the gate of said sink side n channel transistor, and the gate of said sink side n channel transistor and said inverter.

[0014] Moreover, it is suitable for said p channel transistor to turn off, before said sink side n channel transistor turns off.

[0015]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. Drawing 1 is drawing showing the configuration of the motor drive circuit concerning an operation gestalt.

[0016] Between the power source VM (for example, 6V) and Gland GND, source side n channel transistor (source side transistor) 10a, the series connection of sink side n channel transistor (sink side transistor) 10b, source side n channel transistor (source side transistor) 12a, the series connection of sink side n channel transistor (sink side transistor) 12b, and \*\* are arranged. And



the motor coil 14 is connected between source side transistor 10a, the midpoint of sink side transistor 10b, source side transistor 12a, and the midpoint of sink side transistor 12b.

[0017] Therefore, a current flows towards the right in drawing in the motor coil 14 by source side transistor 10a and turning on sink side transistor 12b, and a current flows towards the left in drawing in the motor coil 14 by source side transistor 12a and turning on sink side transistor 10b.

[0018] A motor is a voice coil motor and can control migration of a driven object (for example, magnet) by this example by control of the energization to 1 motor coil 14. Especially, with this operation gestalt, PWM control which turns each transistor on and off by predetermined duty ratio is performed. For example, a carrier frequency sets to about 64kHz, and makes precision of duty ratio 8 bits (256 division). And it does in this way and each transistor is turned on and off with the signal which set up duty ratio.

[0019] With this voice coil motor, duty ratio is made into 50% and a driven object is suspended by performing ON of source side transistor 10a and sink side transistor 12b, and ON of source side transistor 12a and sink side transistor 10b by turns. And a driven object is moved according to duty ratio by shifting duty ratio.

[0020] An PWM signal is supplied to the gate of source side transistor 10a through an inverter 16. In addition, the PWM drive signal and the PWM signal of opposition which are supplied to the gate of source side transistor 10a are supplied to the gate of source side transistor 12a.

[0021] In addition, an inverter 16 consists of a series connection of p channel transistor 16a by the side of a power source, and n channel transistor 16b by the side of a gland, and the power source to which p channel transistor 16a is connected is the power source VG with a high electrical potential difference from the above-mentioned power source VM. since this power source VG turns on n channel transistor 10a -- a power source VM -- 3.5 -- it is set as about [ high / about V ] 9.5V. And it is inputted into the gate of an input signal and the output from the midpoint of p channel transistor 16a and n channel transistor 16b is supplied to the gate of source side transistor 10a.

[0022] The inverter 20 is connected to the gate of sink side transistor 10b through resistance 18. This inverter 20 consists of p channel transistor 20a and n channel transistor 20b, and the p channel transistor 20 is connected to the power source VG. And insertion arrangement of the resistance 22 is carried out between a midpoint and n channel transistor 20b.

[0023] And the output of an inverter 24 is connected to the gate of p channel transistor 20a of this inverter 20, and n channel transistor 20b. This inverter 24 is also a power source VG and p channel transistor 24a arranged between glands from the series connection of n channel transistor 24b, and an PWM drive signal is supplied for the node of both transistors to the gate of an output and both transistors.

[0024] And the PWM [ by which the other end was connected to the gland ] signal by which it draws out, the p business transistor (transistor for drawing) 26 is connected, and the input to an inverter 24 is supplied to the gate of this transistor 26 for drawing is supplied at the output of an inverter 20.

[0025] In addition, although illustration was omitted, the same circuit as an inverter 16 is connected to the gate of source side transistor 12a, and the same circuit as inverters 20 and 24 and a transistor 26 is connected to it at the gate of sink side transistor 12b.

[0026] Next, actuation of the circuit of this operation gestalt is explained. First, the signal which opts for actuation of a voice coil is outputted from the control device (for example, CPU) for controlling actuation by the whole digital camera. If CPU has the output port of PWM, an PWM signal (the 1st and 2nd PWM signal) will be outputted from here. CPU determines the duty ratio

of this PWM signal based on various signals.

[0027] The 1st PWM signal is supplied to the gate of transistor 10b through inverters 24 and 20 while it is supplied to the gate of transistor 10a through an inverter 16. Therefore, Transistors 10a and 10b are driven by opposition.

[0028] Here, if transistor 10b is turned off rapidly, in connection with the current which flows in the motor coil 14 being intercepted, the so-called kickback will arise and the electrical potential difference of the edge (midpoint of Transistors 10a and 10b) of the motor coil 14 will rise. And a power source VM goes up with the parasitism diode formed in this transistor 10a by standing in a row, and the electrical potential difference more than pressure-proofing may be impressed to various members.

[0029] Of course, although the capacitor C1 for regeneration is arranged on the latest of VM terminal, when kickback energy is strong, the rise of VM may occur.

[0030] So, with this operation gestalt, it has resistance 22 and this is adjusting change of the gate potential of transistor 10b. That is, parasitic capacitance is formed between glands at the gate of transistor 10b. In the ON state of transistor 10b, the gate goes up even on the electrical potential difference of a power source VG, and parasitic capacitance is charged with this electrical potential difference. And transistor 20b of an inverter 20 can become ON, and the magnitude of resistance 22 can adjust extent in case the gate potential of transistor 10b descends. Then, by adjustment of the magnitude of resistance 22, the changing speed to the OFF from ON of transistor 10b can be set as a suitable thing, and the bad influence of an above-mentioned kickback can be prevented.

[0031] However, the gate potential of transistor 10b is rising in between to supply voltage VG as mentioned above. Therefore, although it falls to the electrical potential difference  $V_e$  (threshold) until transistor 10b turns off from this supply voltage VG (for example, 9.5V), it will take most time amount. That is, as a broken line shows to drawing 2, it is from supply voltage VG. Before turning off 10b, it will take time amount remarkable.

[0032] On the other hand, transistor 10b begins to be turned off for the first time, when gate voltage becomes or less about 3V. Therefore, what is necessary is to turn off transistor 10b slowly, and just to turn off a kickback slowly from 3.5V, in order to decrease.

[0033] With this operation gestalt, it has the transistor 26. And the 1st PWM signal is supplied to the gate of this transistor 26 as it is. Then, when transistor 10b is turned on, the transistor 26 is off, but since transistor 10b is turned off, when the 1st PWM signal is set to L, it is turned on immediately. By this, a current flows from the gate of transistor 10b to a gland through a transistor 26, and the gate of transistor 10b falls promptly. And if the gate potential of transistor 10b becomes or less about 4V, the gate of a transistor 26 and the potential difference of a drain will become less enough, and a transistor 26 will become off.

[0034] Therefore, as a continuous line shows to drawing 2, when the gate potential of transistor 10b falls at a high speed by ON of a transistor 26 at the beginning in the case of OFF of transistor 10b and transistor 10b is actually turned off, at the rate set up by the function of resistance 22, a current flows and is turned off.

[0035] Moreover, the time amount to which the gate potential of transistor 10b falls to 4V with the configuration of this example is very a short time, and subsequent off time amount is fixed. Therefore, even if it changes supply voltage VG, time amount required to turn off transistor 10b can be maintained always almost uniformly.

[0036] When there was no transistor 26, time amount until the gate voltage of transistor 10b is set to 4V was greatly influenced of supply voltage VG, therefore the OFF time amount of

transistor 10b was changed by fluctuation of supply voltage VG, and this fluctuation had to be taken into consideration to various processings. However, according to this operation gestalt, such a problem is solvable. Therefore, since an MOS transistor can be turned off gently, generating of a superfluous kick-up electrical potential difference is suppressed, and high-speed PWM control is attained.

[0037] Although it explained that Transistors 10a and 10b drove by the signal of opposition completely by above-mentioned explanation, now in the off time amount of transistor 10b, a penetration current occurs. So, when the delay corresponding to off time amount is added to the PWM signal to the gate of source side transistor 10a and transistor 10b turns on, it is suitable to add a circuit which transistor 10a turns off. A delay circuit can consist of series connection of the inverter of a suitable number. Moreover, the input signal to an inverter 16 is inputted through an OR gate, and when the gate of transistor 10b is H level, it can constitute from connecting the gate of transistor 10b to other input edges of this OR gate so that transistor 10a may not be turned on.

[0038] Although above-mentioned explanation indicated only Transistors 10a and 10b, the same is said of Transistors 12a and 12b.

[0039] Furthermore, in an above-mentioned example, although the voice coil motor was explained, in a stepping motor, a DC motor with a brush, etc., it is applicable similarly. In this case, the number of coils increases and the number of a source side transistor and sink side transistors increases corresponding to it.

[0040] Moreover, in the above-mentioned example, although the transistor 26 for drawing was not formed about the source side transistors 10a and 12a, the transistor for drawing may be prepared as the same drive circuitry as the sink side transistors 10b and 12b.

[0041]

[Effect of the Invention] As explained above, in case a sink side n channel transistor is turned off, according to this invention, the p channel transistor which connects the gate and gland is turned on. Then, the charge accumulated in the parasitic capacitance between the gate and a gland is drawn out by the sink side n channel transistor with this p channel transistor. And the potential difference with the self gate is lost and this p channel transistor is turned off, when sink side n channel transistor gate potential becomes low. Then, OFF by the speed set up beforehand is performed in the actuation which turns off a sink side n channel transistor. High-speed OFF can be attained preventing generating of the superfluous kickback by which it is accompanied off [ a sink side n channel transistor ] by this. Moreover, since the drawing of a charge with a p channel transistor is high-speed, the time amount required off [ a sink side n channel transistor ] is not dependent on change of supply voltage, and controlling so that a penetration current does not arise becomes easy.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] The motor drive circuit which has two output transistors, the source side by which serial arrangement was carried out between the power source and the gland, and a sink side, connects the control transistor which is the motor drive circuit which connects the node of these two output transistors to the end of a motor coil, and controls a motorised current, and by which

the other end was connected to the gate of said sink side output transistor in a gland, and turns on this control transistor with the signal which turns off said sink side output transistor.

[Claim 2] It has two n channel transistors, the source side by which serial arrangement was carried out between the power source and the gland, and a sink side. It is the motor drive circuit which connects the node of these two n channel transistors to the end of a motor coil, and controls a motorised current. The motor drive circuit which connects the p channel transistor by which the other end was connected to the gate of said sink side n channel transistor in the gland, and turns on this p channel transistor with the signal which turns off said sink side n channel transistor.

[Claim 3] The motor drive circuit which has the resistance for current adjustment arranged between the inverter which consists of a high-voltage power source of the high voltage, and the P channel transistor and n channel transistor by which serial arrangement was carried out between glands, and is driven from said supply voltage in a circuit according to claim 2 with the control signal to the gate of said sink side n channel transistor, and the gate of said sink side n channel transistor and said inverter.

[Claim 4] It is the motor drive circuit turned off before said sink side n channel transistor turns off said p channel transistor in a circuit according to claim 2 or 3.